

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-135968

(43)Date of publication of application : 01.06.1993

(51)Int.Cl.

H01F 31/00

H01F 17/00

H01F 19/00

H01F 27/28

(21)Application number : 03-324065

(71)Applicant : FUJI ELELCTROCHEM CO LTD

(22)Date of filing : 13.11.1991

(72)Inventor : HIROHASHI TORU

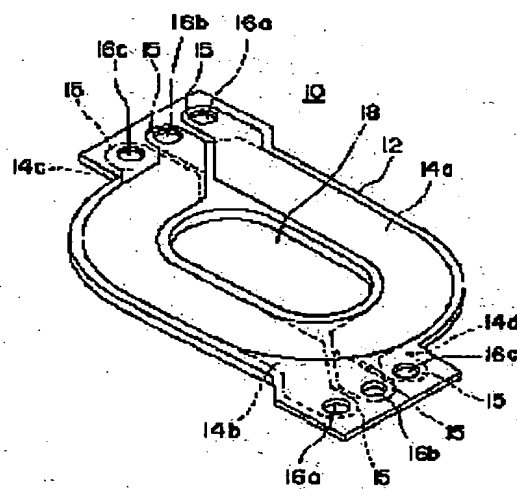
IKEDA YUICHI

WATANABE HIROSHI

**(54) COIL ELEMENT FOR TRANSFORMER, TRANSFORMER USING THE SAME AND WIRING METHOD THEREOF****(57)Abstract:**

**PURPOSE:** To realize a coil element for a transformer having a small size and a small leakage magnetic flux by alternately providing coil patterns for constituting primary and secondary sides on layers of a multilayer printed board, and connecting one ends of the patterns of the said side via through holes.

**CONSTITUTION:** A four-layer multilayer printed board 12 is used. Coil patterns 14a, 14c for constituting primary side coils are formed on first and third layers and coil patterns 14b, 14d for constituting secondary side coils are formed on second and fourth layers. The patterns are formed in a partly opened ringlike one turn, and through holes are formed at connecting terminals 15 in which both ends of the opened ringlike position are externally extended. The connecting terminals of the centers are brought in continuity to the inner surface of the through hole 16b by soldering, and terminal pins can be inserted to the other two through holes 16a, 16c.

**LEGAL STATUS**

[Date of request for examination] 07.11.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2971220

[Date of registration] 27.08.1999

[Number of appeal against examiner's decision]

**BEST AVAILABLE COPY**

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-135968

(43)公開日 平成5年(1993)6月1日

(51)Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

FI

技術表示箇所

H01F 31/00

Z 8935-5E

17/00

D 7129-5E

19/00

Z 7129-5E

27/28

Z 8935-5E

審査請求 未請求 請求項の数3(全6頁)

(21)出願番号

特願平3-324065

(22)出願日

平成3年(1991)11月13日

(71)出願人 000237721

富士電気化学株式会社

東京都港区新橋5丁目36番11号

(72)発明者 広橋 徹

東京都港区新橋5丁目36番11号 富士電気  
化学株式会社内

(72)発明者 池田 裕一

東京都港区新橋5丁目36番11号 富士電気  
化学株式会社内

(72)発明者 渡辺 浩

東京都港区新橋5丁目36番11号 富士電気  
化学株式会社内

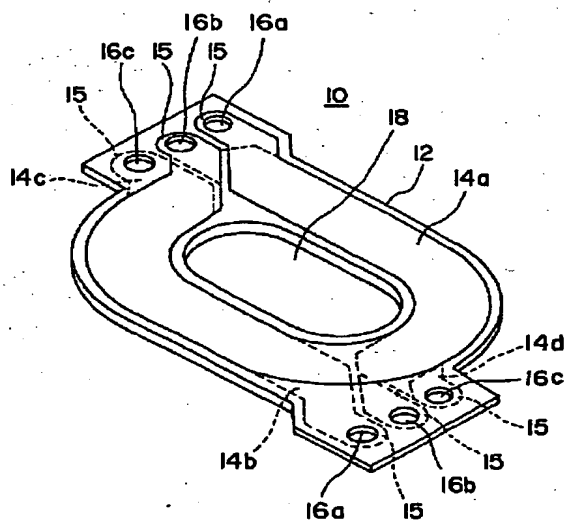
(74)代理人 弁理士 松井 伸一

(54)【発明の名称】 トランス用コイル素子、並びにそのコイル素子を用いたトランス、及びそのトランスの結線方法

(57)【要約】

【目的】 小形で、漏れ磁束の少ないトランス用コイル素子を提供すること。

【構成】 4層の多層プリント基板12を用い、その表面の第1層と第3層に一次側のコイルを構成するコイルパターン14a、14cを、また、第2層と第4層には二次側のコイルを構成するコイルパターン14b、14dをそれぞれ形成している。各コイルパターンは、ともに一部が開環したリング状の1ターンを構成しており、その開環部位の両端が外方に延長して接続端子部15となっており、その端子部15にスルーホールが形成されている。そして同次側のコイルパターンに設けられた2個ずつ(計4個)の接続端子部は、1ピッチ分だけ位置ずれを生じさせ、その中央の接続端子同士がスルーホール16b内面にハンダ処理等により導通状態となっている。また、他の2つのスルーホール16a、16cには、端子ピンが挿入配置可能となっている。



【特許請求の範囲】

【請求項1】 多層プリント基板の各層に、一次側並びに二次側を構成する各コイルパターンを交互に設け、同次側のコイルパターンの一端部同士をスルーホールを介して接続してなることを特徴とするトランス用コイル素子。

【請求項2】 請求項1に記載のコイル素子をトランススペース上に所定枚数積層配置し、前記トランススペース上に起立配置させた端子ピンを、前記各コイル素子に設けた前記コイルパターンの他端部に設けたスルーホール内に挿入配置すると共に、その各端子ピンと前記他端部に設けたスルーホールとを接続することにより前記各コイル素子間の同次側のコイルパターン相互の導通をとるようにしたことを特徴とするトランス。

【請求項3】 請求項2に記載のトランスに設けられた一次側並びに二次側の前記各端子ピンのうち、所定の端子ピン同士を接続することにより入力側、並びに出力側に対して前記各コイル素子に設けられた前記コイルパターンを直列或いは並列接続可能としたことを特徴とするトランスの結線方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はトランス用コイル素子、並びにそのコイル素子を用いたトランス、並びにそのトランスの結線方法に関するもので、特にプリント基板上にコイルパターンを形成することにより製造されるコイル素子並びにその応用製品の改良に関する。

【0002】

【従来の技術】 トランスに用いられるコイル素子として、例えばプリント基板を用いて構成されるものがある。すなわち、プリント基板の片面あるいは両面に1ターン分のコイルパターンを形成し、係るコイルパターン付きのプリント基板を所定枚数だけ積層配置すると共に、各コイルパターンの所定の端部同士を適宜端子ピンにて接続することにより一連のコイルを有するコイル素子が製造される。そして、各コイルパターンの端部は、接続する一对の端部同士を上下方向で一致させるとともに、他の端部との絶縁を図るために端部の位置を逐次横方向にずらすようにしている。

【0003】

【発明が解決しようとする課題】 しかしながら、上記した従来のコイル素子では、以下に示す種々の問題を有している。すなわち、まず、各プリント基板に形成したコイルパターンの端部同士の接続をすべて端子ピンを介して行っていたが、製造技術、素子の強度その他の理由から隣接する端子ピン間の距離を少なくとも5mm以上あねなければならない、素子の小型化のネックとなっている。特に、ターン数が多くなるにつれて必要となる端子ピンの数も増大し、上記問題が顕著となる。

【0004】 また、コイル素子を構成する各プリント基

板に形成するコイルパターンの形状は、上述のごとくその端部の位置をずらせなければならないため、異なるパターン形状を有する多数のプリント基板を製造し、それらを順序よく組み立て配置しなければならない、その作業が煩雑化するばかりでなく、コスト高となる。

【0005】 さらには、一次側を形成するコイルパターンと二次側を形成するコイルパターンとが別のプリント基板に形成されていたため、漏れ磁束に伴う損失を生じてしまう。

【0006】 本発明は、上記した背景に鑑みてなされたもので、その目的とするところは、小形で組み立て作業が容易で、かつ各素子（プリント基板）間でのパターンの共通化を図ることにより低コスト化を図ることができ、しかも漏れ磁束の少ないトランス用コイル素子、並びにそのコイル素子を用いたトランスを提供するとともに、係るトランスに適した結線方法を提供することにある。

【0007】

【課題を解決するための手段】 上記した目的を達成するため、本発明に係るトランス用コイル素子では、多層プリント基板の各層に、一次側並びに二次側を構成する各コイルパターンを交互に設け、同次側のコイルパターンの一端部同士をスルーホールを介して接続するようにした。

【0008】 また、上記コイル素子をトランススペース上に所定枚数積層配置し、前記トランススペース上に起立配置させた端子ピンを、前記各コイル素子に設けた前記コイルパターンの他端部に設けたスルーホール内に挿入配置すると共に、その各端子ピンと前記他端部に設けたスルーホールとを接続することにより前記各コイル素子間の同次側のコイルパターン相互の導通をとることにより、トランスを構成するようにした。

【0009】 さらに上記構成のトランスに設けられた一次側並びに二次側の前記各端子ピンのうち、所定の端子ピン同士を接続することにより入力側、並びに出力側に対して前記各コイル素子に設けられた前記コイルパターンを直列或いは並列接続可能とするようにしても良い。

【0010】

【作用】 多層プリント基板の各層に一次側並びに二次側のコイルパターンを交互に配置しているため、コイルパターン間での漏れ磁束の発生が低減する。また、各コイルパターン同士の接続は、多層プリント基板に設けたスルーホールを介して行われているため、実際に回路上に装着するに際し使用される端子ピンの数が減少し、スルーホールの配置ピッチが短く設定される。さらに同一のコイル素子を用いて所望のコイルを製造することができ、簡単に組み立てられる。さらにまた、所定の端子ピン同士を接続することにより入力側、並びに出力側に対して前記各コイル素子に設けられた前記コイルパターンを直列或いは並列接続することにより、巻数比の変

更が行われる。

【0011】

【実施例】以下、本発明に係る好適な実施例を添付図面を参照にして詳述する。図1は第1の発明に係るコイル素子の一実施例を示す斜視図である。同図に示すように、本発明に係るコイル素子10は、まず多層プリント基板（本例では4層基板）12の各層に、所定のコイルパターン14a～14dを設けている。すなわち、便宜上多層プリント基板12の表面を第1層とし、以下順に第2層、第3層、第4層とすると、表面の第1層と第3層に一次側のコイルを構成するコイルパターン14a、14cを、また、第2層と裏面側の第4層に二次側のコイルを構成するコイルパターン14b、14dをそれぞれ形成している。

【0012】そして、各コイルパターン14a～14dは、ともに一部が開環したリング状の1ターンを構成しており、その開環部位の両端が外方に延長して接続端子部15となっている（図2参照）。なお、本例では、第1層、第3層に形成したコイルパターン14a、14c並びに第2層、第4層に形成したコイルパターン14b、14dは、それぞれともに同一パターンを180度回転配置させたものとなっている。そして、その各接続端子部15には、多層プリント基板12を上下に貫通するスルーホールが形成されている。

【0013】また、一次側のコイルパターン14a、14cに設けられた接続端子部15と、二次側のコイルパターン14b、14dに設けられた接続端子部15は、180度逆方向に配置されている。さらに、同次側のコイルパターン14a、14c（14b、14d）に設けられた2個ずつ（計4個）の接続端子部15は、1ピッチ分だけ位置ずれを生じさせ、中央で上下方向に一致し、その両側に1個ずつ配置された状態となっており、その中央の接続端子部15同士がスルーホール16b内面にメッキ処理（ハンダ処理）などにより導通状態となっている。また、他の両側に位置する2つのスルーホール16a、16cには、後述する端子ピンが挿入配置可能となっており、外部回路或いは他のコイル素子との導通がとれるようになっている。

【0014】これにより、一次側並びに二次側ともに2ターンずつのコイルを有するコイル素子が構成され、一次側並びに二次側が2ターンずつの巻数比が2：2のトランスの場合には本コイル素子10を1個用いることにより構成することができ、また、必要に応じて上記構成のコイル素子10を所定数組み合わせることにより所望の巻線比からなるトランスを構成することができる。

【0015】なお、本例では、多層プリント基板12の表面並びに裏面に露出するコイルパターン14a、14d上を絶縁性塗料で被覆することにより、ハンダ等がコイルパターン14a、14d上に付着したりするのを防止している。さらに、多層プリント基板10の中央部位

には、各コイルパターン14の内周縁に沿うようにして窓孔18が形成されている。そして、係る構成のコイル素子10では、真ん中のスルーホール16bを介してコイルパターンが接続されるため、その真ん中のスルーホール16b内には端子ピンを挿通する必要がなく、3つのスルーホール16a～16cの配置ピッチを短くすることができる。

【0016】図3は、上記したコイル素子10を用いて形成される第2の発明に係るトランス20の一実施例を示す分解斜視図である。同図に示すように、本例では、上記構成のコイル素子10を4個用いた例について説明している。すなわちまず、平面略矩形のフェライトからなるトランススペース22の対向する一対の辺にはそれぞれ4本の端子ピン24a～24d、26a～26dが植設されており、それら各端子ピン24の基端部27はトランススペース22の側面下端突出して面実装可能となっている。

【0017】そしてこのトランススペース22上に上記4個のコイル素子10を積層配置するのであるが、このとき、各コイル素子10は、その表・裏面を交互に逆に配置している。これにより、一次側の端部では、第1、第2の端子ピン24a、24bが、一番上と三番目に位置するコイル素子10に形成されたスルーホール16a、16c内に挿入配置され、また、第3、第4の端子ピン24c、24dが、二番目と四番目に位置するコイル素子10に形成されたスルーホール16c、16a内に挿入配置される。そして、各端子ピン24a～24dと各スルーホール16a、16cとはハンダ付けなどにより導通状態となる。

【0018】また、同様にして二次側の端部においても、各端子ピン26a～26dは、二次側のコイルパターンに形成された各スルーホール16a、16c内に挿入配置されるとともにハンダ付けされて導通状態となる。これにより、一番目と三番目のコイル素子10に形成された一次側並びに二次側の各コイルパターンは、それぞれ第1、第2の端子ピン24a、24b、26a、26bを介して並列接続されることになり、また、二番目と四番目のコイル素子10に形成されたコイルパターンも同様に並列接続となる。

【0019】さらに、本例では隣接する上下のコイル素子10間には孔28a付きの絶縁シート28を介在させることにより対向するコイルパターン間での絶縁を図るようにしている。また、トランススペース22上に各コイル素子10を取り付けた状態において、その上下から一対のフェライト磁芯30、30を装着する。そして、フェライト磁芯30、30を装着した状態では、そのフェライト磁芯30、30の対向面に設けた凸部30a、30aが、各コイル素子10に設けた窓孔18並びに絶縁シート28に設けられた孔28a内に挿入配置するようになっている。

【0020】この様にして、本発明に係るトランス20が構成され、本例では同一形状・構成からなるコイル素子10を用いて製造することができ、しかも、その組み立て作業は、同一のコイル素子10を順次表・裏を逆にしながら各スルーホール16a~16cをトランススペース22に設けた端子ピン24, 26に挿入するだけで良く、極めて簡単となる。そして、係る構成のトランス20の使用に際しては、各端子ピン24, 26の基端部27を適宜接続することにより、所望の巻数比を有するトランス20を形成すると共に、実際の回路上に装着することになる。

【0021】次に、上記構成のトランス20を用いて、第3の発明に係る結線方法について説明する。まず、図4(A)に示すように、一次側の第1の端子ピン24aと第3の端子ピン24cを接続すると共に、第2の端子ピン24bと第4の端子ピン24dとをそれぞれ接続し、第1の端子ピン24a側並びに第4の端子ピン24d側を入力側端子に連繋する。また、同様に二次側の第1の端子ピン26aと第3の端子ピン26cを接続すると共に、第2の端子ピン26bと第4の端子ピン26dとをそれぞれ接続し、第1の端子ピン26a側並びに第4の端子ピン26d側を出力側端子に連繋する。係る結線をとることにより巻数比が2:2のトランスが形成される。

【0022】また、同図(B)に示すように、一次側の第2の端子ピン24bと第3の端子ピン24cとを接続するとともに、第1の端子ピン24a並びに第4の端子ピン24dをそれぞれ入力側端子に連繋する。これにより一次側の各コイルパターンが直列に接続されることになる。一方、二次側は上記図(A)と同様に接続する。係る結線をとることにより巻数比が4:2のトランスが形成される。

【0023】さらに、同図(C)に示すように、上記図(B)と逆の結線をとることにより、巻数比が2:4のトランスが形成される。さらにまた、同図(D)に示すように、一次側並びに二次側の第2の端子ピン24b, 26bと第3の端子ピン24c, 26cとをそれぞれ接続するとともに、第1の端子ピン24a, 26a並びに第4の端子ピン24d, 26dをそれぞれ入力側、出力側端子に連繋する。これにより、両次側ともに各コイルパターンが共に直列接続されることになる。係る結線をとることにより、巻数比が4:4のトランスが形成される。この様に、本例では、同一のトランス20を使用しつつ、その結線方法を変えるだけで、異なる巻数比のトランスを得ることができる。

【0024】なお、上記した実施例では、コイル素子として4層構造の多層プリント基板を用いて構成したものについて説明するとともに、その4層プリント基板からなるコイル素子を用いて形成されたトランス並びにそのトランスの結線方法について説明したが、本発明はこれに限ること無く4層以上の多層プリント基板を用いてもよいのはもちろんであり、層数が多くなるほど、上記した効果がより顕著となる。

【0025】

【発明の効果】以上詳細に説明したように、本発明では、多層プリント基板内に形成されたコイルパターン同士の接続は、その基板の所定位置に形成したスルーホールを用いて行うようにしたため、各コイルパターンの端部に形成されたスルーホールの配置ピッチを短くすることができ、コイル素子の小形化を図ることができる。しかも、一つのコイル素子内に交互に一次側並びに二次側のコイルパターンを配置したため、漏れ磁束が少なくなり、損失の発生を抑制することができる。

【0026】また、本発明では、同一のコイル素子を所定数(1個を含む)用いることによりトランスを構成することができ、その結果、組み立て作業が容易で、かつ各素子間でのパターンの共通化を図ることにより低コスト化を図ることができる。しかも、結線方法を適宜変えることにより、同一のトランスを用いつつ異なる所望の巻数比を得ることができる。

【図面の簡単な説明】

【図1】本発明に係るコイル素子の好適な一実施例を示す斜視図である。

【図2】図1に示すコイル素子を構成するコイルパターンを示す分解斜視図である。

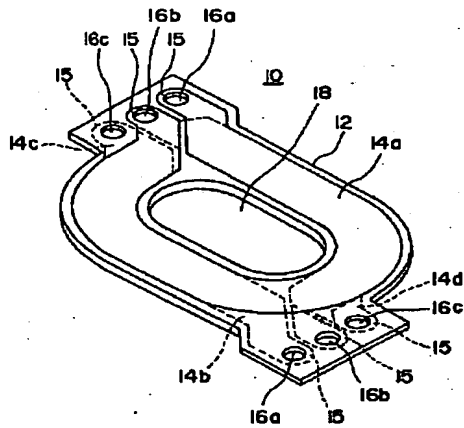
【図3】図1に示すコイル素子を用いて製造される本発明に係るトランスの一実施例を示す分解斜視図である。

【図4】図3に示すトランスにおける結線方法の一例を示す図である。

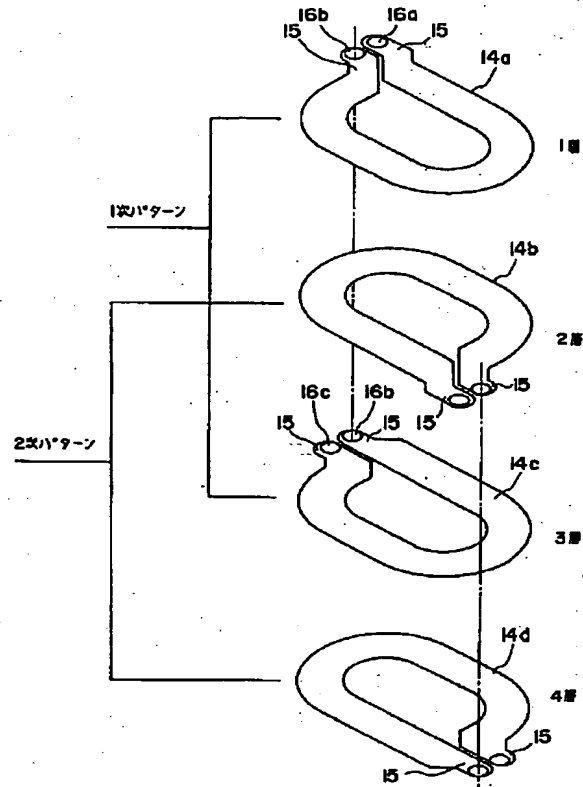
【符号の説明】

10 コイル素子  
12 多層プリント基板  
14a~14d コイルパターン  
16b スルーホール(一端部に設けたもの)  
16a, 16c スルーホール(他端部に設けたもの)  
20 トランス  
22 トランススペース  
24a~24d, 26a~26d 第1~第4の端子ピン

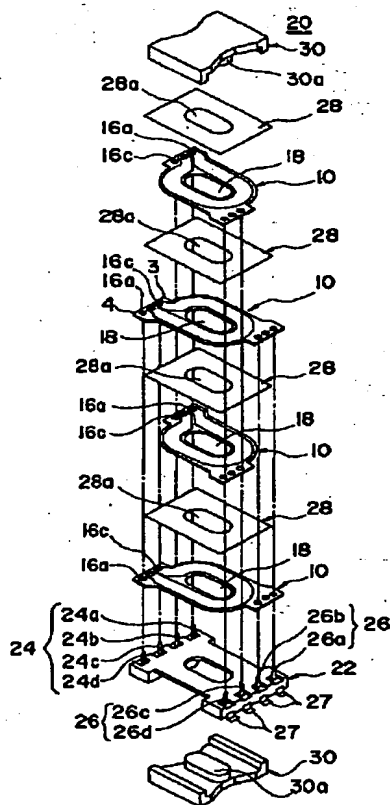
【図1】



【図2】



【図3】



【図4】

